Ako sa (z)rodila prvá feritová operačná pamäť (FOP) na Slovensku

(Krátka história vývoja FOP pre počítač RPP 16)

1. Východiská

1.1. Rozhodnutie o vývoji

V roku 1969 bola do štátneho plánu Rozvoja vedy a techniky zaradená úloha P 04-561 079 Univerzálny riadiaci počítačový systém 3.generácie RPP 16, ktorej realizátorom bola TESLA Orava n.p. Na preberanie výsledkov základného výskumu riadiaceho počítača RPP 16 z koordinačného pracoviska úlohy UTK SAV a pre zabezpečenie priemyselného vývoja a prípravu podkladov pre prípravu výroby v závode TESLY Orava v Námestove vytvorila TESLA Orava v Žiline detašované pracovisko technického úseku pod názvom Výskumno Vývojové Stredisko TESLY Orava v Žiline (VVS TO ZA alebo VVS).
Jeho pracovníci sa v počiatočnej fáze zúčastňovali výskumu v UTK SAV, preberali jeho výsledky a realizovali nadväzné vývojové etapy vývoja funkčného vzoru (FV), vývoja a skúšok prototypu (PT) až po odovzdávanie podkladov pre overovaciu sériu v závode Námestovo a zaškoľovanie personálu výrobného závodu Námestovo. V roku 1972 bolo VVS premenované na Výskumno vývojové laboratóriá TESLY Orava v Žiline (VVL TO ZA alebo VVL).
V prípade feritovej operačnej pamäti (FOP) však tento model nemohol fungovať, pretože UTK SAV výskum feritových operačných pamätí zakončený npr. laboratórnym vzorom (LV) nerealizoval a pre LV procesora, riešeného v úvodnej úlohe základného výskumu, zakúpil FOP z dovozu zo zahraničia.
Preto bolo v r. 1969 prijaté rozhodnutie, že výskum aj vývoj FOP pre RPP 16 bude zabezpečovať TESLA Orava.

1.2. Realizačný team

Realizačný team začala TESLA Orava budovať vo VVS TO v Žiline v r. 1969. Pri zrode teamu boli dvaja externí spolupracovníci, ktorí na základe svojich skúseností so servisom zahraničnej FOP vytvorili koncept budúcej FOP RPP 16 a navrhli pritom a zrealizovali demonštračný vzor pamäti 16 slov 4 bity.

Realizačný team postupne vybudovaný vo VVS TO v Žiline na tomto základe a na základe vlastných štúdií vytvoril potom feritové operačné pamäti pre počítače RPP 16.

1.3. Časový h-gram

Realizačný team VVS TO v Žiline po študijnej etape v r. 1969 navrhol a vyrobil v r. 1970 všetky moduly malodoskovej verzie FOP. Po dodaní prvého feritového pamäťového kvádra 1K20 z Prametu Šumperk a po vyrobení mechaník vyrobil a úspešne oživil LV FOP 1K18.
Po dodaní feritového pamäťového kvádra 4K20 z Prametu Šumperk bol v Žiline vyrobený a úspešne oživený aj prvý FV FOP 4K18 pre RPP 16.
Do konca roka 1970 už bola malodosková feritová operačná pamäť vzniklá v Žiline pripojená k malodoskovej verzii FV počítača RPP 16, ktorý v tom čase tiež vznikol v Žiline.

2. Malodosková verzia

2.1. Návrh riešenia

2.1.1. Logický návrh pamäti 64K18 z blokov 4K18

Feritová operačná pamäť v časoch začiatku vývoja počítača RPP 16 patrila k najdrahším komponentom počítača. Preto bol záujem dať budúcim zákazníkom počítačov RPP 16 pamäťový systém modulárnej koncepcie, ktorý by umožňoval kompletovať počítač s operačnou pamäťou v rozsahu od 4K18 až do 64K18. V tej dobe, t.j. v roku 1970 výrobca pamäťových kvádrov Pramet Šumperk vyvíjal pamäťový kváder systému 3D 4W s kapacitou 4K20.
Bolo preto prijaté rozhodnutie zobrať tento pamäťový kváder za základ budúcej feritovej operačnej pamäti RPP 16 s tým, že zostávajúce 2 bity zostanú v bloku nevyužité (zostanú ako rezerva). Základný pamäťový modul 4K18 bol funkčne úplne autonómny, a do pamäťového systému sa spájal pomocou združovačov. Štyri pamäťové moduly 4K18 sa spájali do pamäti 16K18 pomocou tzv. vedľajších združovačov a štyri pamäti 16K18 sa spájali do pamäťového systému 64K18 pomocou tzv. hlavného združovača. Hlavný združovač dekódoval riadiace signály prijímané z procesora (štart čítanie, štart zápis a štart čítanie modifikovaný zápis) pomocou adresných bitov MAB14, MAB15 a vedľajší združovač z hlavného združovača pomocou adresných bitov MAB12, MAB13. Všetky ostatné vstupné signály vrátane adresných bitov MAB00 až MAB11 združovačom iba pasívne prechádzali. Signály vychádzajúce z pamäti vrátane výstupných dátových signálov MDO00 až MDO15 boli zase pomocou týchto adresných bitov vyberané a odosielané do hlavného združovača alebo do procesora.

2.1.2. Malé dosky - mechanická konštrukcia

Malodosková pamäť 8K18 bola realizovaná v jednom malodoskovom ráme RPP 16 rozmerov cca 1 200 x 1 000 (?).
Rám mal cca 6 (?) roštov (kaziet). Dosky mali rozmery cca 133(?) x 83(?) mm a mali jeden nepriamy konektor s 3 x 12 zlatenými nožmi.
V strede rámu (stredné 2 rady dosiek) bol vynechaný priestor široký cca 2 x 120 mm pre 2 feritové pamäťové kvádre s diódovými výbermi (na každý adresný vodič 4 diódy + jeden polarizačný odpor). Diódové výbery boli na samostatných doskách rozmerovo zhodných s pamäťovým kvádrom (z jednej strany pamäťového kvádra pre vodiče súradnice X a z druhej strany kvádra pre vodiče súradnice Y). Vývody na horné a dolné spínače z diódového výberu boli vyvedené cez štandardné (pasívne) malé dosky tak isto ako aj vývody snímacích a blokovacích vodičov z kvádra (2 x 2 x 18 vývodov).

2.1.3. Malé dosky - pamäťový kváder 4K18(20)

Pamäťový kváder obsahoval päť rámikov dosiek plošných spojov s vyfrézovanou vnútornou časťou, v ktorej boli umiestnené štyri matice každá obsahujúca 4 096 feritových pamäťových jadier s vonkajším priemerom 0,8 mm. Tieto 4 matice reprezentovali 4 pamäťové bity. Každá matica obsahovala 64 súradnicových vodičov súradnice X a 64 súradnicových vodičov súradnice Y ktoré boli prepojené vo všetkých piatich rámikoch do série, pričom začiatky a konce súradnicových vodičov X boli vyvedené na jednej strane kvádra a vodičov Y na druhej strane kvádra. Na protiľahlej strane boli tieto vodiče sériovo prepojené.
Mimo týchto súradnicových vodičov cez všetky jadrá každej pamäťovej matice prechádzali aj samostatné blokovacie a snímacie vodiče, ktoré boli vyvedené vo vrcholoch každého rámika.

2.1.4. Malé dosky – diódový výber

Ovládať prúd cez každý súradnicový vodič samostatnými spínačmi by bolo veľmi nákladné. Súradnicové vodiče sa preto spájajú do skupín, ktoré majú svoje spínače. 64 súradnicových vodičov každej súradnice sa spája do 8 skupín po 8 vodičov. Aby sa odizolovali parazitné kapacity veľkého množstva vodičov, spájajú sa tieto vodiče do skupín cez oddeľovacie/výberové spínacie diódy. V pamäti 4K18 pre RPP 16 bol použitý tzv. 4-diodový výber, ktorý umožňujú oddeliť parazitné kapacity všetkých súradnicových vodičov mimo vybratého. Aby odizolovanie správne fungovalo, musia byť všetky súradnicové vodiče polarizované cez oddeľovací odpor na potenciál uzatvárajúci v pokojovom stave všetky výberové diódy. Pre každý súradnicový vodič je preto potrebné použiť 4 výberové diódy a jeden polarizačný odpor, pre jednu súradnicu teda 64 x (4+1) = 320 súčiastok. Tieto boli umiestnené na samostatnej doske plošného spoja

zvlášť pre každú súradnicu, ktorá bola aj mechanicky spojená s pamäťovým kvádrom.
Na diódový výber museli byť použité špeciálne rýchle diódy typu KA 222, ktoré boli schopné spínať prúdové impulzy do 600 mA s dobou zotavenia cca 1 ns.

2.1.5. Malé dosky – súradnicové spínače

Pre 64 súradnicových vodičov X takto bolo treba 2(pre čítanie a pre zápis) x 8 výkonových impulzných spínačov dolných (t.j. takých, ktoré mohli byť spojené emitorom výkonového spínacieho tranzistora so zemnou svorkou a taký istý počet spínačov horných, t.j. takých, ktoré museli byť voči zemnej svorke galvanicky izolované (plávajúce) pomocou impulzných transformátorov. Pre 64 súradnicových vodičov Y platilo to isté.
Ako výkonové spínacie tranzistory boli použité rýchle spínacie tranzistory priemyselného typu KSY 34, ktoré boli schopné spínať prúdové impulzy do 600 mA s dobou zotavenia do 10 ns.
Na jednej malej doske (MD) boli umiestnené 4 adresné spínače.

2.1.6. Malé dosky – prúdové zdroje pre súradnicové spínače

Pre dosiahnutie najlepších možných časových charakteristík (hlavne prístupovej doby) museli byť súradnicové spínacie obvody napájané špeciálnymi prúdovými zdrojmi, ktoré naviac museli byť teplotne regulované tak, aby kompenzovali teplotnú závislosť magnetických vlastností feritových pamäťových jadier. Tieto prúdové zdroje pre súradnicové výbery boli konštruované tak, že ich odbery boli stále a nezáviseli od režimu činnosti pamäti (záviseli teda iba od teploty resp. od ich ručného nastavenia).

2.1.7. Malé dosky – spínače blokovacích prúdov

Pre 18 blokovacích vodičov boli vytvorené podobné výkonové impulzné spínače ako pre súradnicové vodiče X resp. Y s tým rozdielom, že všetky mohli byť realizované ako dolné, t.j. spojené emitorom so zemnou svorkou. Veľkosť blokovacích prúdov bola určená odporom v blokovacím spínači a napätím zdroja blokovacieho napätia. Pre elimináciu parazitných kapacít blokovacích vodičov bol každý blokovací spínač vybavený symetrizačným transformátorom.
Keď sa do všetkých 18 bitov zapisovali „jednotky“, nebol aktivovaný žiaden blokovací spínač, keď sa zapisovali samé „nuly“, boli aktivované všetky blokovacie spínače. Prúdy v blokovacích vodičoch museli byť teplotne regulované podobne ako v súradnicových vodičoch. Odbery blokovacích spínačov boli teda závislé nielen od teploty, ručného nastavenia, ale aj od režimu činnosti pamäti.

Aj tu ako výkonové spínacie tranzistory boli použité rýchle spínacie tranzistory priemyselného typu KSY 34, ktoré boli schopné spínať prúdové impulzy do 600 mA s dobou zotavenia do 10 ns.
Na jednej MD boli umiestnené 4 blokovacie spínače.

2.1.8. Malé dosky - napäťový zdroj pre blokovacie spínače

Napäťový zdroj pre blokovacie spínače bol realizovaný jako lineárny stabilizovaný napäťový zdroj, ktorý sa dal nastavovať ručne na požadovanú hodnotu blokovacieho napätia a ktorý bol naviac teplotne regulovaný teplotným snímačom, umiestneným v pamäťovom kvádri tak, aby sa kompenzovala teplotná závislosť magnetických vlastností feritových pamäťových jadier.
Vzhľadom na impulzný charakter odberu z tohto zdroja musela byť zvýšená pozornosť venovaná dynamickým vlastnostiam tohto zdroja.

2.1.9. Malé dosky – snímacie zosilňovače

Na 18 snímacích vodičov bolo pripojených 18 snímacích zosilňovačov, ktoré vyhodnocovali signál odozvy z pamäťových jadier a premieňali ho na logickú nulu alebo jednotku, vhodnú pre ďalšie spracovanie v logických obvodoch. Z pohľadu elektronického návrhu sa jednalo o najnáročnejšie obvody feritovej pamäti. Dobrý snímací zosilňovač musel byť navrhnutý ako jednosmerne viazaný, musel mať veľkú šírku pásma a musel dokonale rozlišovať odozvu log. nuly (úroveň do +-20 mV) od odozvy log. jednotky (úroveň nad +-25 mV). Tieto vlastnosti museli byť dlhodobo stabilné bez ohľadu na zmeny teploty resp. napájacieho napätia. Domáca súčiastková základňa ktorá bola k dispozícii v r. 1970 neumožňovala postaviť snímacie zosilňovače, ktoré by spĺňali tieto požiadavky v potrebnom rozsahu. Situácia sa však výrazne zlepšila zavedením výroby IO MAA 3006 v TESLE Rožnov v r. 1972.
Na jednej MD boli umiestnené 2 snímacie zosilňovače.

2.1.10. Rozloženie dosiek, drôtovačka, kabeláž

Malé dosky boli v ráme rozložené okolo pamäťového kvádra tak, aby dĺžky vodičov boli čo najkratšie a by sa minimálne ovplyvňovali výkonové signály z výkonových spínačov so signálmi odozvy, spracovávanými snímacími zosilňovačmi. Naviac všetky kritické signály sa viedli stáčanými pármi.
Drôtovačka sa robila na základe prepojovacieho predpisu, spracovaného na počítači. Prepojovací predpis sortoval jednotlivé spoje podľa dĺžky, pričom ako prvé sa vždy realizovali krátke spoje. Jednoduché vodiče sa na prepájanie signálov používali iba do dĺžky cca 20 cm. Nad túto vzdialenosť sa museli používať tzv. twistované (stáčané) páry, kde druhý vodič sa používal na tienenie a bol na prijímacej strane zemnený. Výnimkou boli spoje snímacích

a blokovacích vodičov vychádzajúce z pamäťového kvádra, ktoré boli párované navzájom (vstupný a výstupný vodič toho istého bitu).
Kabeláž sa používala na prepájanie jednotlivých rámov. V malodoskovej verzii sa na kabeláž používali tienené káble a konektory typu URS. Vo veľkodoskovej verzii sa už na prepájanie roštov používali vf koaxiálne páskové káble z VUKI Bratislava, zakončené štandardnými doskovými nepriamymi konektormi.

2.2. Ako to celé vyrobiť:

2.2.1. Kontrola drôtovačky

V malodoskovej verzii sa drôtovačka realizovala veľmi prácne tak, že zo strany dosiek jeden pracovník zasunul do kontaktov, ktoré mali byť prepojené, tester prepojenia a zo strany drôtovačky druhý pracovník realizoval spoj ručnými ovíjacími pištoľami, pričom tester musel potvrdiť správnosť spojenia.
Vo veľkodoskovej verzii už prvého pracovníka nahradil počítačom riadený tester kabeláže, ktorý buď priebežne navádzal pracovníka pri drôtovaní alebo po skončené drôtovania robil záverečnú kontrolu a prípadne upozornil na chybné prepojenia.

2.2.2. Kontrola a nastavovanie vyrobených dosiek

Logické malé dosky v prevažnej väčšine prípadov slúžili iba ako nosiče integrovaných obvodov a preto sa testovali iba náhodným výberom.
Funkčné dosky ako dosky súradnicových spínačov sa skúšali na špeciálnych prípravkoch, špeciálne dosky ako snímacie zosilňovače sa nastavovali a testovali na jednoúčelových testeroch.

2.3. Ako to celé uviesť do chodu:

2.3.1. Čím nahradiť počítač pri oživovaní operačnej pamäti?

Oživovať feritovú operačnú pamäť priamo pomocou procesora RPP 16 sa javilo ako príliš veľký luxus. Naviac, pri oživovaní prvej pamäti nebol žiaden procesor vôbec k dispozícií, lebo aj prvý procesor v Žiline iba vznikal. Pre účely **prvotného oživenia pamäti** bol preto vytvorený **Oživovací prípravok feritovej operačnej pamäti**, ktorý generoval základné riadiace signály pre oživovanú pamäť, ďalej adresné a vstupné dátové signály a indikoval výstupné signály. Pomocou osciloskopu boli skontrolované a nastavené všetky časovacie signály riadenia pamäti pre režimy čítania a zápisu a pomocou osciloskopu a prúdovej sondy boli skontrolované všetky súradnicové spínače a nastavené súradnicové prúdové zdroje a súradnicové prúdové impulzy. Podobne boli

skontrolované všetky spínače blokovacích spínačov a nastavený zdroj blokovacieho napätia a všetky blokovacie prúdové impulzy. Na oživovacom prípravku oživené a prednastavené snímacie zosilňovače boli skontrolované pomocou diferenciálnej napäťovej sondy a pomocou osciloskopu bola nastavená časová poloha strobovacieho impulzu. Po prvotnom oživení všetkých základných funkcií pamäti pokračovalo **dynamické oživenie pamäti** s pomocou **Dynamického testera feritovej operačnej pamäti.**

2.3.2. Čím nahradiť OFP pri oživovaní procesora RPP 16?

Pre **prvotné oživovanie procesorov RPP 16** vo výrobe bola zo statických 64-bitových polovodičových pamätí vytvorená na štandardnej veľkej doske RPP 16 **oživovacia operačná pamäť** so štandardným medzistykom feritovej operačnej pamäti, ktorú bolo možné priamo pripojiť na pamäťové prepojovacie káble a po pripojení napájania + 5V mal pracovník oživujúci procesor RPP 16 k dispozícii náhradnú operačnú pamäť s kapacitou síce iba 64 slov po 16 bitov, to však na základné oživenie procesora úplne postačovalo.

2.3.3. Čím overiť, že pamäť funguje tak ako má

To je problém starý ako technika sama. Ak nový produkt sa skladá z dvoch relatívne autonómnych funkčných blokov, rieši sa problém tak, že pre vývoj nového funkčného bloku sa dočasne použije druhý funkčný blok z podobného výrobku npr. z predchádzajúcej generácie. Štandardne sa npr. nové lietadlo zalietava a skúša po určitú etapu s motormi predchádzajúcej generácie alebo nový motor sa skúša v lietadle predchádzajúcej generácie až po jeho certifikáciu a až potom sa zamontuje do nového stroja. Koniec koncov podobný postup zvolili v UTK SAV pri tvorbe LV procesora RPP 16, keď túto LV dokonca kompletne nielen oživili ale aj skompletovali a prevádzkovali s feritovou operačnou pamäťou z dovozu.

Problém vo VVS TO v Žiline bol v tom, že tu žiadny počítač predchádzajúcej generácie nebol a nebola ani k dispozícii žiadna feritová operačná pamäť z dovozu. Zostával teda iba jeden spôsob ako vyriešiť stále spory typu „nejde Vám pamäť, opravte si ju lebo nemôžeme pokračovať v oživovaní procesora“ resp. „my máme pamäť v poriadku, opravte si Vy chybu v procesore“ a síce vyriešiť jednoduché, spoľahlivé a preukazné zariadenie, nahradzujúce počítač, ktoré by pamäť preukazne preverilo a umožnilo tak poskytnúť tvorcom procesora zariadenie na ktoré sa budú môcť pri oživovaní procesora jednoznačne spoľahnúť tak ako na nakupovaný preverený výrobok. Takýto produkt na trhu v tej dobe nebol a preto boli tvorcovia OFP prinútení si takýto produkt sami vyvinúť a vyrobiť. Produkt dostal názov

2.3.4. Dynamický tester feritovej operačnej pamäti

Dynamický tester feritovej operačnej pamäti vznikal postupným nabaľovaním funkcií do pôvodného Oživovacieho prípravku FOP, ktorý iba generoval riadiace signály pre ovládanie FOP (MEMORY START, MEMORY READ, MEMORY WRITE, READ MODIFY WRITE) a adresné a vstupné dátové signály a indikoval stav výstupných dátových signálov. Tester umožňoval generovať štartovací signál s pevným základným cyklom 2 000 ns, alebo dvojnásobným alebo 10-násobným cyklom alebo s cyklom odvodeným od externého impulzného generátora s plynule meniteľnou frekvenciou.

Vstupné dátové signály sa dali pre každý bit nezávisle nastaviť ako priame alebo inverzné signály nezávislé od adresy, alebo ako signály meniace sa s adresou buď šachovnicovo alebo ako putujúca jednotka alebo ako tzv. Worst Case Pattern (WCP). Všetky výstupné signály sa porovnávali s očakávanou hodnotou na danej adrese s tým, že pri chybe sa tester zastavil na adrese, na ktorej zistil nesprávnu odozvu alebo pokračoval v testovaní pričom chybový signál bol blokovaný ale stále indikovaný svetelnou indikáciou až pokiaľ nenastal bezchybný beh testu.

Beh testu mohol byť obmedzený buď na vybratú, ručne prednastavenú adresu, alebo na adresný priestor vybratého riadku (t.j. menilo sa iba prvých 5 (bloky 1K) alebo 6 (bloky 4K) adresných bitov a vybratý riadok sa dal ručne prednastaviť). Podobne sa dala ručne prednastaviť adresa vybratého 1K alebo 4K bloku alebo sa adresa menila plynule v rozsahu 16K alebo 64K. WCP generátory boli na pevno nadrôtované pre bloky 1K a 4K a vyberali sa ručným prepínačom.

Dynamický tester feritovej operačnej pamäti si získal veľkú obľubu nielen u vývojárov v Žiline a vo výrobe v TESLE Orava závod Námestovo ale aj u viacerých odberateľov. Preto bola v rámci Modernizácie počítačov RPP 16 vytvorená aj zabudovaná minimalizovaná voliteľná verzia dynamického testera feritovej operačnej pamäti, ktorý sa umiestňoval priamo do doskového roštu pri hlavnom združovači pamäti.

2.4. Ako zistiť, čo sme to vlastne vyvinuli

Na takúto otázku je len jedna odpoveď :
Merať, merať, merať.
Vynára sa ale ďalšia otázka (vlastne dve):

2.4.1. Čo merať

Odpoveď sa opäť zdá byť jednoduchá – no predsa to, či si pamäť pamätá (veď preto sme ju vyvíjali). Ale ako zistiť, či si pamäť (správne) pamätá? Pamäť si má pamätať najrôznejšie kombinácie dát na rôznych adresách. Zisťovať správne „pamätanie si“ pri všetkých kombináciách pamätaných dát však asi k cieľu

nepovedie. Treba asi hľadať iné riešenie. Tým riešením by mohli byť také kombinácie dát, ktoré predstavujú najhoršiu kombináciu pamätaných dát (t.j. všetky ostatné už budú dávať lepší výsledok. Otázka preto znie: Existuje pre pamäťové médium (maticu feritových jadier) takáto „najhoršia“ kombinácia pamätaných dát? Odpoveď je, že áno. Túto kombináciu nazývame najhorší vzorok (Worst Case Pattern).

2.4.2. Ako to merať

Tu už je situácia zložitejšia. Iná situácia bola pri vývoji, keď bolo potrebné zistiť o vlastnostiach nového zariadenia čo najviac informácií a iná npr. pri preberacích skúškach vyrobeného zariadenia.

Pri vývoji sa nám osvedčilo merania funkčnosti robiť pri meniacich sa (všetkých možných) vstupných podmienkach a hľadať tak ich optimálne nastavenie. Konkrétne sme si vybrali:

2.4.2.1. Ako „jednoducho nastaviteľné“ vstupné premenné vybrali veličiny amplitúdy X a Y prúdových impulzov, amplitúdy blokovacích prúdových impulzov a z nich sme zisťovali tzv. Schmoo diagramy, z ktorých sme vyberali optimálny pracovný bod konkrétnej pamäti. Tieto merania sa robili tiež ako súčasť preberacích skúšok.

2.4.2.2. Ako „realizovateľne nastaviteľné“ vstupné premenné sme si vybrali prahovú rozlišovaciu úroveň snímacích zosilňovačov, sklon nábežnej hrany čítacích impulzov x a y, časovú polohu strobovacieho impulzu na výstupe snímacieho zosilňovača, ktoré (ako parametre) sa robili (formou zisťovania Schmoo diagramov) pre každý pamäťový blok, dosku snímacích zosilňovačov.

2.4.2.3. Ako „komplikovane nastaviteľné“ ale napriek tomu nutné overovania pri vstupných premenných ako parametre sme si vybrali zmenu pracovnej teploty okolia celej pamäti v klimatickej komore (m.i. ako overenie správnej činnosti teplotnej kompenzácie pracovného bodu) min. v 3 bodoch.

2.4.2.4. Ako súčasť vývoja novej pamäti sa zisťovali aj dopady ďalších parametrov ako npr. citlivosť na zmeny časovania pamäti, na zmeny napájacích napätí, na zmeny filtrov a ventilačných podmienok a pod.

3. Veľkodosková verzia

3.1. To sa nás netýka, to urobí niekto iní

Koordinačné pracovisko zadalo úlohu technologického „preklopenia“ malodoskového FV na tzv. veľké dosky (VD) do skúseného pracoviska Konštrukta Trenčín. Rok 1972 tak VVL využilo jednak na „vylepšovanie“ MD verzie, v rámci ktorého boli vyvinuté nové snímacie zosilňovače na báze zmieňovaných nových IO MAA 3006 z TESLY Rožnov a boli tiež testované a skúšané 3 ks FV realizované v r. 1971 a odovzdávané (t.j. rozobraté, prevezené na miesto a znovu na mieste zostavené, oživené, otestované a odovzdané) prvý do ÚTK SAV Bratislava, druhý do Slovenského energetického dispečingu v Žiline a tretí do Elektrární Nováky, blok ENO III.
Po oboznámení sa s realizovaným FV pamäti 8K18 a po jeho skúškach a testoch začal návrh prototypu. Na prvý pohľad zdanlivo jednoduchá vec sa ukázala byť zložitejšia a preto sa ukázalo, že

3.2. Aj tak sa nás to týka

Prvý problém, týkajúci sa však celého počítača, bol použitý priamy konektor. Pokiaľ pri MD FV problémy s konektormi sme temer nepoznali, pri použitom SAM (Slovenská Armatúrka Myjava) konektore bol tento zdrojom neustálych problémov. TESLA Orava tak nakoniec musela využiť celý svoj vplyv a možnosti na presadenie vývoja a výroby „slušného“ konektora v TESLE Jihlava vo veľmi krátkom čase. A to v plánovanom hospodárstve bol obrovský problém.
Druhý problém boli rozmery pamäti. Pokiaľ sa jednalo o pamäť 8K18, všetko vypadalo veľmi pekne. Keď sa však zvažoval pre prototyp vyrobiť pamäť s maximálnou kapacitou 64K18, už to vypadalo celkom inak. Takáto pamäť predstavovala pridať k stávajúcemu počítaču s 4 (pol)skriňami pridať ďalších 8 (pol)skríň – a to už vôbec nevyzeralo lákavo. Riešením by bolo umiestniť do jedného roštu nie 8K18 ale dvojnásobok. Keďže všetky dosky pamäti boli temer plné, zostávala jediná cesta – nasadnúť do auta, vycestovať do Pramet-u Šumperk a spoločne hľadať riešenie, ako zmenšiť pamäťový kváder.

3.3. Aj tak to musíme urobiť my (a lepšie ako tí iní)

A kolegovia v Pramet-e nás podržali. Z priestorového pamäťového kvádra vznikol planárny pamäťový blok 4K18, ktorý bolo možné zabudovať ku stávajúcim doskám súradnicových výberov. Ušetrený priestor práve postačoval na zabudovanie do (pol)skrine už nie iba dvoch blokov 4K18 ale štyroch a to vrátane združovača.

A tak sa nám podarilo do výroby v roku 1974 dostať už pamäťové (pol)skrine s kapacitou nie 8K18 ale 16K18 a tak celá pamäť s maximálnou kapacitou 64K18 vošla do 4 (pol)skríň – teda toľko, koľko zaberala celá centrálna jednotka počítača.
No problémy s priestorom tým neskončili. V ďalšej etape sa totiž celý počítač preriešoval do 19“ stojanov a teda do 19“ roštov sa museli „zmestiť“ aj pamäťové moduly 16K18. No tu už žiadne jednoduché riešenie nebolo a tak sa musela od základu zmeniť koncepcia pamäti a to tak, že základným modulom sa stal modul 16K18, ktorý mal spoločnú jednu dosku riadenia (tým vypadli 2 dosky vedľajšieho združovača a tri dosky riadenia) a spoločné zdroje súradnicových prúdov a blokovacích napätí (tým vypadli 3 dosky zdrojov). Pri tej príležitosti sa preriešili aj dosky súradnicových výberov, blokovacích spínačov a snímacích zosilňovačov a tak v r. 1976 vznikol prototyp úplne novej pamäti 64K18, ktorý (mimo združovača) bolo možné celý umiestniť v jednom 19“ stojane.

4. Strednodosková verzia

4.1. Prečo nie veľké dosky

Prechod na veľké dosky formátu A4 vyriešil problém prácnosti drôtovačky, no priniesol rad nových problémov, ktoré neboli pri prechode dostatočne riešené. Jedným z nich boli samotné dvojvrstvé dosky plošných spojov. Rozvody napájania boli na nich realizované tzv. napájacími hrebeňmi, ktoré síce vyhovovali na rozvod napájania pri 14 vývodových integrovaných obvodoch (IO), no boli zdrojom problémov pri používaní modernejších 16, 18 a viacvývodových IO. Tiež sa nimi neriešili problémy tienenia medzi prepojovacími vrstvami.. Mimo už zmieňovaných problémových konektorov SAM to bol aj problém vzájomnej fixácie doskových dvojíc konektorov v rošte a navedenia týchto dvojkonektorových dosiek s priamymi konektormi do konektorového poľa roštu.
Objavil sa aj problém mimoriadnej prácnosti „konektorovania“ plochých tienených káblov a ich vzájomného odtienenia pri ich súbežnom vedení napr. v 6-tich vrstvách nad sebou.

4.2. Ako by to vyzeralo s tými strednými doskami?

Hlavný problém konektorov SAM sa podarilo vyriešiť do zavedenia výroby ich náhradou za nové konektory TESLA. Problém navádzania dvojkonektorovej dosky však zostal. Objavil sa preto návrh urobiť krok späť od veľkých dvojkonektorových dosiek k jednokonektorovým tzv. „stredným“ doskám. Najvýhodnejším sa javil návrh vyskúšať túto myšlienku pri OFP, kde veľká časť obvodov bola riešená viacnásobným opakovaním zhodných obvodov na veľkej

doske, takže prechod na „strednú“ dosku by v týchto prípadoch znamenal iba jednoduché „rozrezanie“ súčasnej veľkej dosky na polovicu.
Bol preto schválený experiment vyskúšať koncept „stredných“ dosiek na návrhu OFP 1K18 (využitie už v projekte RPP 16 nepotrebného pamäťového kvádra 1K18 z LV OFP z r. 1970) a súčasne overiť alternatívnu myšlienku realizácie systému v 19“ roštoch. Takýto koncept skutočne vznikol a bol vyrobený a oživený v štandardnom 19“ rošte. Kompletná pamäť 1K18 sa tak bez problémov zmestila do 19“roštu, používanom v TESLE Orava na výrobu meracích prístrojov a testerov. Pamäť sa používala vo VVL na „záskok“ pri prípadnej poruche OFP a pri oživovaní centrálnej jednotky do doby, než bola k dispozícii „vlastná“ OFP. Napriek pomerne pozitívnemu ohlasu vo VVL sa princíp „stredných“ dosiek ako krok späť neprijal, myšlienka zabudovania systémov do 19“ stojanov však zarezonovala a v rámci inovácie boli do 19“ stojanov preriešené kompletne oba systémy, t.j. RPP 16 M a nadväzne aj RPP 16 S.

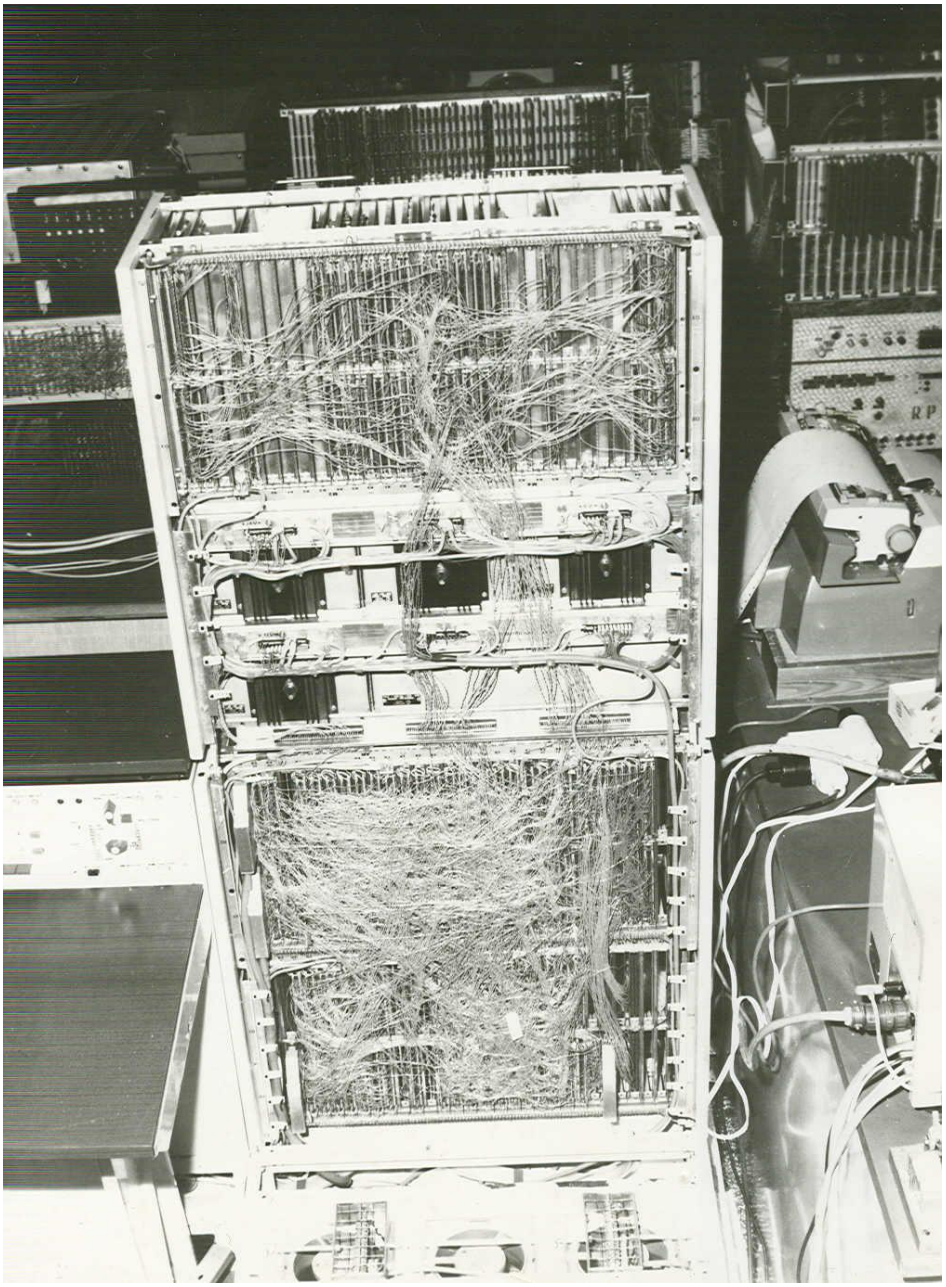
4.3. Keď to nechcú naši, nebral by to niekto iný?

V r. 1972(?) sa v Písku (ČR) konal seminár spojený s výstavkou venovaný problematike pamätí. Hlavná pozornosť bola síce venovaná problematike pamätí na tenkých magnetických vrstvách (TMV) v TESLE Blatná, no so svojimi príspevkami sa seminára zúčastnili aj pracovníci Výskumného Ústavu Sdelovací Techniky (VUST) Praha a Výskumného Ústavu Telekomunikácí (VUT) Praha. Svoj príspevok o OFP RPP 16 tam predniesli aj pracovníci VVL Žilina a na výstavke predviedli hore uvedenú pamäť 1K18. O pamäť bol veľký záujem, no pamäť aj tak nakoniec do výroby z kapacitných dôvodov zaradená nebola.

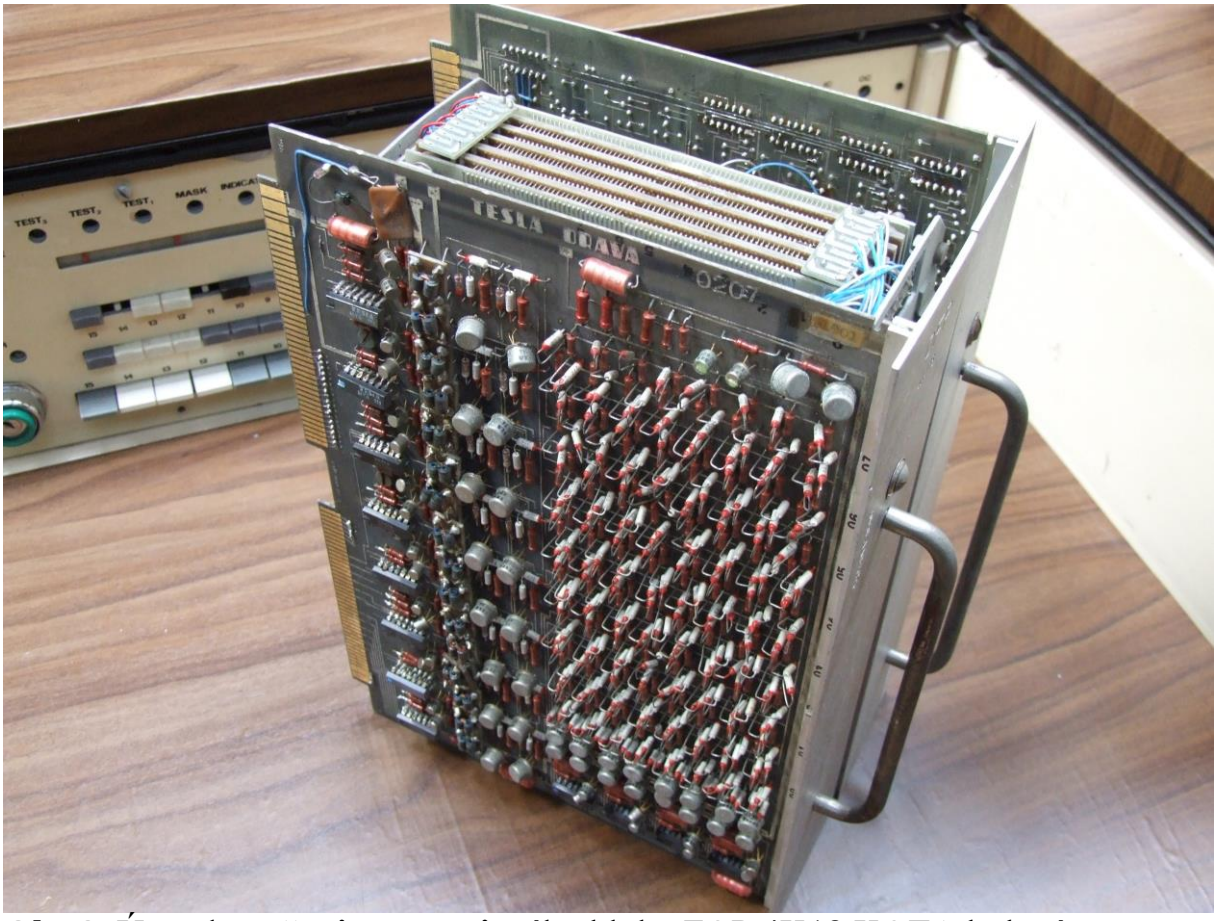
V Žiline, 2016-09-17

©Ing. Milan Gábik

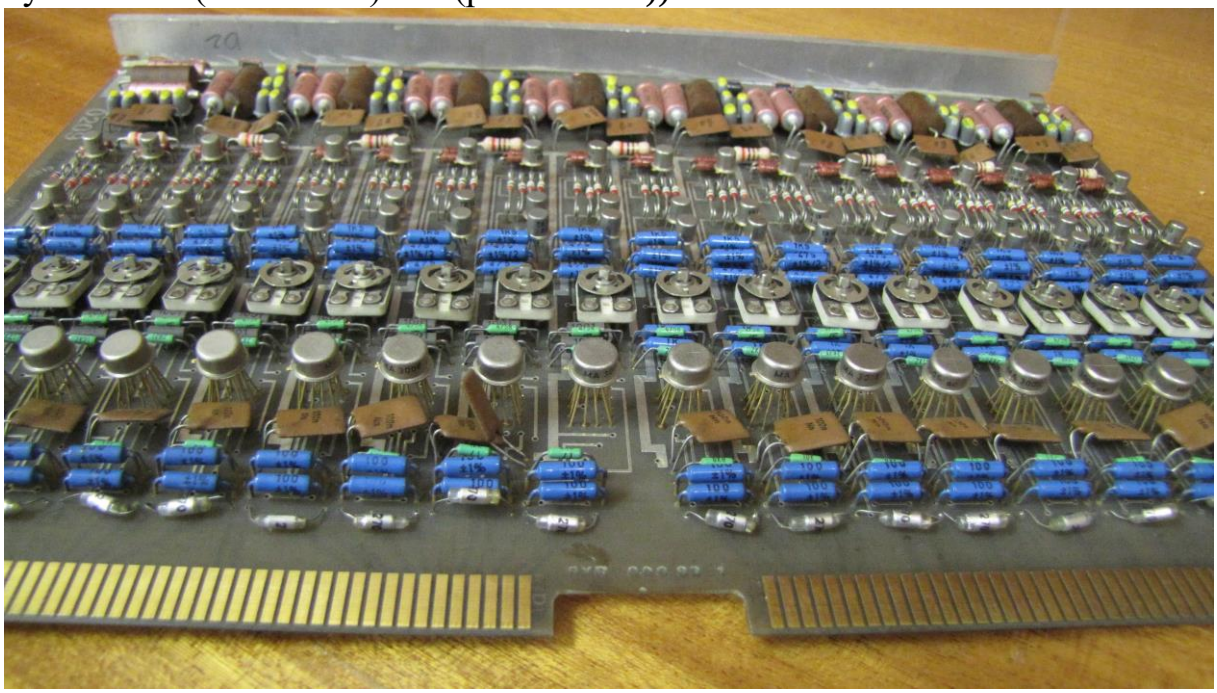
Obrazová príloha



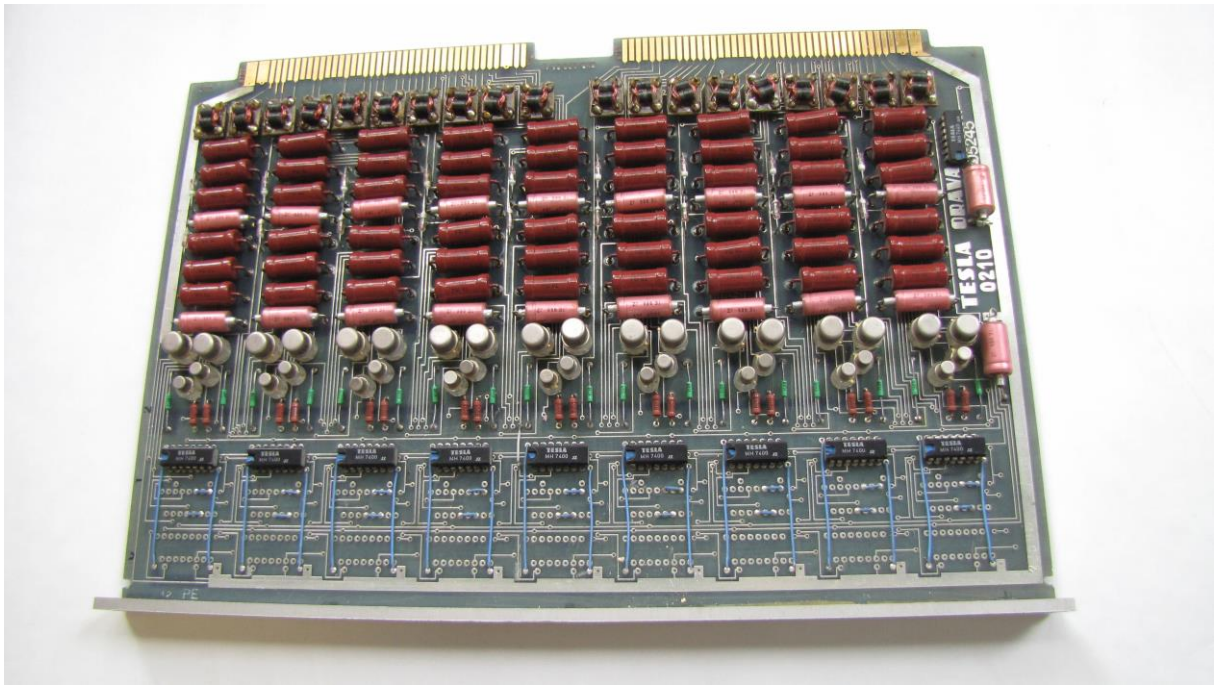
Obr.1.: FV FOP 8K18 KOTA. Je v hornej (vyklopenej) polskrini spolu s napájacími zdrojmi. Polskriňa obsahovala dva pamäťové bloky 4K18 a (vedľajší) združovač do kapacity 16K18. Spodná polskriňa je centrálna jednotka počítača RPP 16S, ktorá mala sieťové napájacie zdroje umiestnené v susednej polskrini.



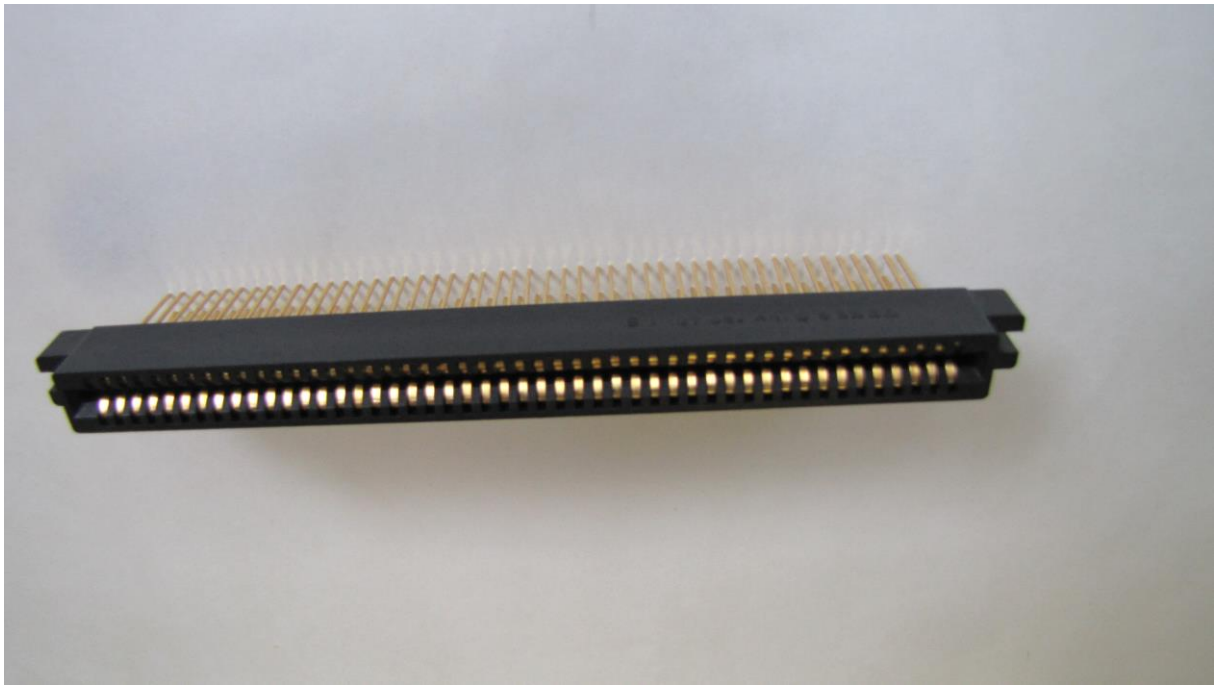
Obr.2. Ústrednou časťou pamäťového bloku FOP 4K18 KOTA bola táto zostava pamäťového kvádra 4K20 (v strede zostavy s 2 doskami súradnicových výberov - X (ľavá doska) a Y (pravá doska)).



Obr. 3. Z elektronického hľadiska najnáročnejšou súčasťou pamäťového bloku 4K18 bola táto doska 18 snímacích zosilňovačov (pre každý bit pamäti bol určený jeden zosilňovač).

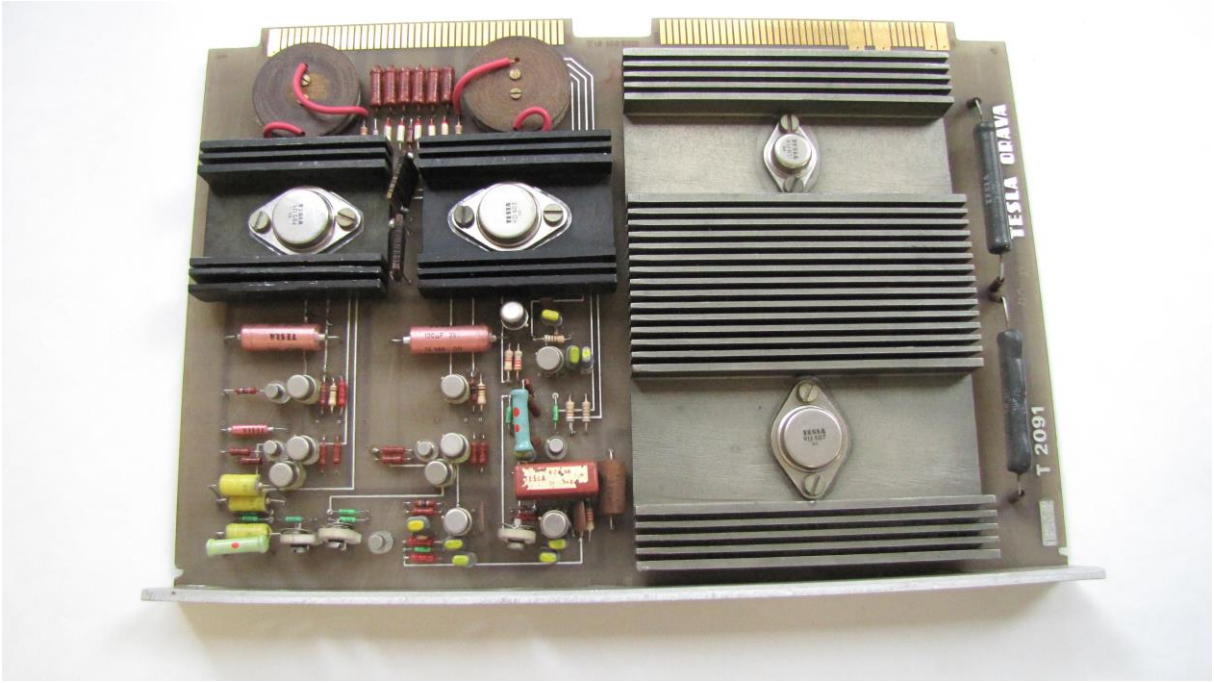


Obr.4. Doska blokovacích spínačov generuje pre každú maticu blokovací prúd v čase zápisu „nuly“ do príslušného bitu

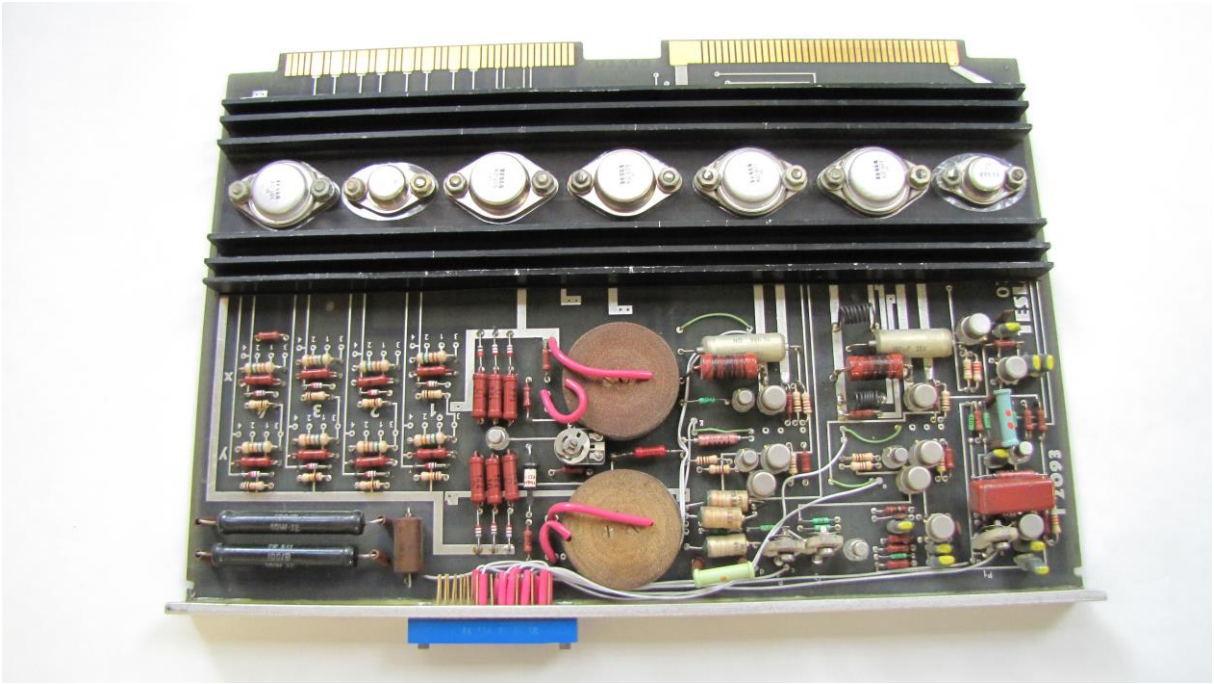


Obr. 5. Prechod na nový konektor bola prvá požiadavka na inováciu riešenia FOP VD celého RPP 16 S KOTA pri prechode na prototyp vo VVL Žilina.

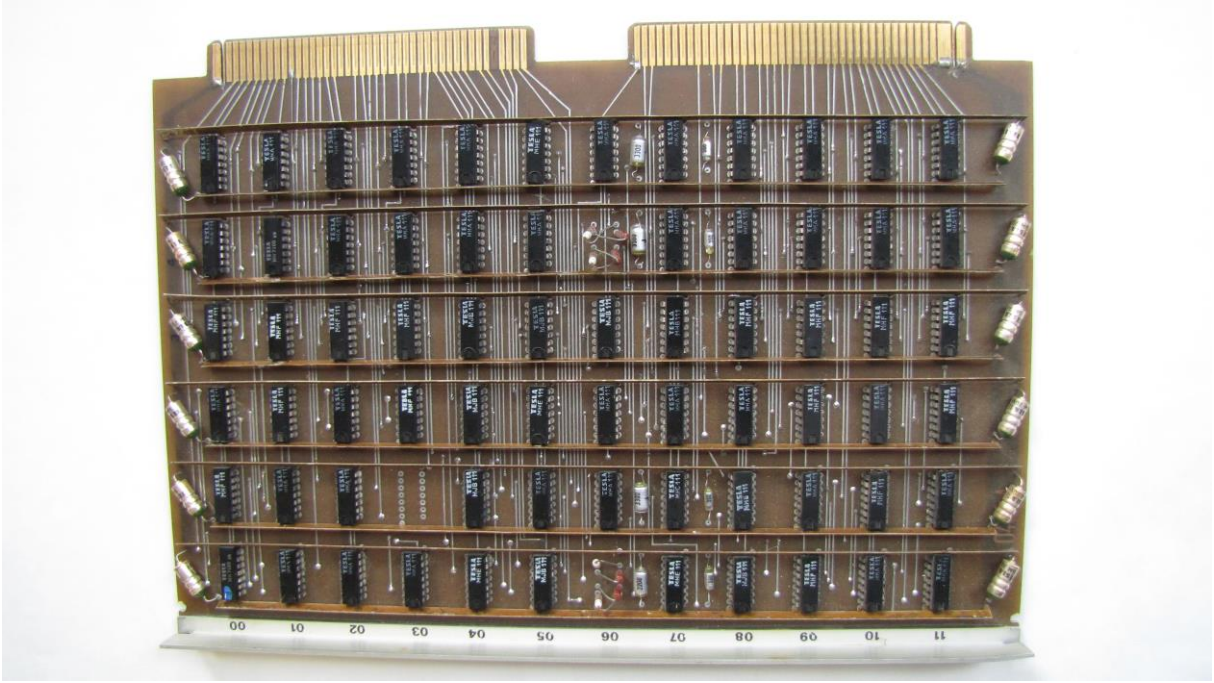
Obr. 6. Na obrázku je názorne vidieť priestorovú úsporu, získanú prechodom z priestorového pamäťového kvádra 4K20 (vpravo) na planárny pamäťový „kváder“ 4K18 (vľavo). Dosky súradnicových výberov v tejto fáze zostali bezo zmeny.



Obr. 7 Inovovaný prúdový zdroj pamäťového bloku 4K18 z centrálnej jednotky RPP 16 M stojan mal polovičnú hrúbku ako pôvodný z FV VD KOTA..



Obr. 8. Inovovaný prúdový zdroj pamäťového modulu 12K18 z RPP 16 M a pamäťového modulu 16K18 z centrálnej jednotky RPP 16 S stojan. Pôvodné riešenie z FV VD KOTA by zaberalo 8x viac miesta.



Obr. 9. Štandardná doska logiky z počítača RPP 16 mala rozmery cca A4. V pamäti 16K18 prevedenie KOTA na riadenie a združovanie bolo treba použiť 6 takýchto dosiek. V inovovanej verzii pamäti 16K18 z RPP 16 S stojan stačili na tieto funkcie 2 takéto dosky.